

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-086738

(43)Date of publication of application : 30.03.1999

(51)Int.Cl.

H01J 11/02  
C23C 14/06  
C23C 16/26

KURIHARA KAZUAKI

(22)Date of filing : 05.09.1997 (72)Inventor : GOTO YASUYUKI

(21)Application number : 09-241511 (71)Applicant : FUJITSU LTD

(54) FLAT DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce a drive voltage and suppress aging deterioration by forming a discharge protective layer with a magnesium oxide layer and an island-like diamond formed on it, or forming the discharge protective layer with the magnesium oxide layer and a diamond-like carbon(DLC) layer formed on it.

SOLUTION: A discharge protective layer made of an island-like diamond or the like is provided to insulate and protect a discharge electrode from a discharge space. A magnesium oxide layer is laminated on a substrate, then an island-like diamond or a DLC layer is formed on the magnesium oxide layer. Since the diamond has an island shape, electrons tend to be emitted easily from its tip, and the drive voltage can be reduced further. Since the DLC has characteristics superior in high hardness, low friction property, abrasion resistance, high light permeability, and chemical stability, and aging deterioration can be prevented when it is installed on the discharge space side exposed to plasma.

(51) Int. Cl. <sup>7</sup>	H 01 J 11/02	C 23 C 14/06	16/26
識別記号	F I	H 01 J 11/02	C 23 C 14/06
			16/26
		B	F

審査請求 未請求 請求項の数 5 O L (全 5 頁)

(21) 出願番号	特願平9-241511	(71) 出願人	富士通株式会社 000005223
(22) 出願日	平成9年(1997) 9月5日	(72) 発明者	後藤 康之 1号 神奈川県川崎市中原区上小田中4丁目1番
		(72) 発明者	栗原 和明 1号 富士通株式会社内 神奈川県川崎市中原区上小田中4丁目1番
		(72) 発明者	栗原 和明 1号 富士通株式会社内 神奈川県川崎市中原区上小田中4丁目1番
		(74) 代理人	弁護士 野河 信太郎 1号 富士通株式会社内 神奈川県川崎市中原区上小田中4丁目1番

(54) 【発明の名称】 フラットディスプレイパネル

(57) 【要約】

【課題】 駆動電圧が低く、経時劣化が抑制された放電保護層を備えたフラットディスプレイパネルを提供することを課題とする。

【解決手段】 放電電極とそれを放電空間から絶縁し保護する放電保護層を備えるパネル構成において、前記放電保護層が、酸化チタン層とそれに形成されたアライメント状のダイヤモンドモントからなるか又は、酸化チタン層とそれに形成されたダイヤモンドモントからなる構成であることを特徴とするフラットディスプレイパネルにより上記課題を解決する。

子親和力の小さい)駆動電圧の低い放電保護層の開発が望まれていた。また、更なる長時間表示を実現するために経時劣化を抑制しうる放電保護層の開発が望まれている。

【0005】

【課題を解決するための手段】かくして本発明によれ

ば、放電電極とそれを放電空間から絶縁し保護する放電保護層を備えるパネル構成において、前記放電保護層

が、酸化ワグネシウム層とその上に形成されたアライン

ド状のタイヤモンドとからなるか又は、酸化ワグネシウ

ム層とその上に形成されたタイヤモンドライクカーボン

層とからなる構成であることを特徴とするフラットディスプレイパネルが提供される。

【0007】

【発明の実施の形態】本発明は、フラットディスプレイ

パネル(以下PDP)、フラットディスプレイ液晶等に適用

することができる。この内、PDPに適用することが好

ましい。本発明に使用される基体は、基体の使用分野に

応じて適宜選択でき、例えば、シリコン基板、石英基

板、ガラス基板等の基板や、これらの基板上に、電極、

絶縁膜、誘電体層等の所望の構成物を形成した基体が含

まれる。

【0008】次に、放電空間側の基体の表面に放電保護

層が形成される。例えば、面放電型のPDPの場合、放

電空間側の基体の表面とは、表示側基体の誘電体層を意

味する。本発明では、放電保護層は、

①酸化ワグネシウム層とその上に形成されたアライン

ド状のタイヤモンドとからなるか又は、酸化ワグネシウ

ム層とその上に形成されたタイヤモンドライクカーボン

(以下DLC)層とからなるか、或いは

②DLC層からなる。

【0009】まず、①の放電保護層について説明する

(図1(a)及び(b))。この場合、基体1上には酸化

【特許請求の範囲】

【請求項1】放電電極とそれを放電空間から絶縁し保

護する放電保護層を備えるパネル構成において、前記放

電保護層が、酸化ワグネシウム層とその上に形成された

アラインド状のタイヤモンドとからなるか又は、酸化ワ

グネシウム層とその上に形成されたタイヤモンドライク

カーボン層とからなる構成であることを特徴とするフラ

ットディスプレイパネル。

【請求項2】放電電極を放電空間から絶縁し保護する

ためのタイヤモンドライクカーボン層からなる放電保護

層を備えていることを特徴とするフラットディスプレイ

パネル。

【請求項3】放電保護層上に、更にアラインド状のタ

イヤモンドが形成されている請求項2のフラットディス

プレイパネル。

【請求項4】タイヤモンドライクカーボン層が、SP

結合の結晶を主成分として含む請求項1〜3のいずれ

かに記載のフラットディスプレイパネル。

【請求項5】アラインド状のタイヤモンド及びタイヤ

モンドドライクカーボン層が、CVD法により形成される

請求項1〜4のいずれかに記載のフラットディスプレイ

パネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フラットディス

プレイパネルに関する。更に詳しくは、本発明は、耐スバ

ック性が有り、電子放出特性の良好な放電保護層を備え

たフラットディスプレイパネルに関する。

【0002】

【従来の技術】フラットディスプレイパネルとして、一

般にフラットディスプレイパネルが知られているが、こ

のフラットディスプレイパネルは、一般に、放電空間を

挟んで対向する一対の基板、電極、隔壁、蛍光体層、誘

電体層、放電保護層及び放電ガス等の構成要素からな

る。ここで、放電保護層は、放電時のイオン衝撃による

誘電体層、電極等のPDPの構成要素の劣化を防止する

ために、放電空間と接するように形成されている。従っ

て、放電保護層の材質及び膜質は、表示の安定化、駆動

の容易化及び長寿命化等の上で重要な要素である。

【0003】放電保護層の材質としては、一般に酸化ワ

グネシウムが使用されている。酸化ワグネシウムは、耐

スバック性が強い物質であり、かつ二次電子放出係数の

大きい(電子親和力が0.5eV前後)、いわゆる高ア

物質である。従って、放電保護層に酸化ワグネシウムを

使用した場合、放電開始電圧が低下し、駆動電圧の許容

範囲が広がり、駆動が容易になる。

【0004】

【発明が解決しようとする課題】しかしながら、表示面

の大型化と高精細化が進むにつれて消費電力が増大する

ので、酸化ワグネシウムより電子放出係数の大きい(電

50

112120924

【0015】図3は、本発明を好適に使用することからPPDPの一例を示す図である。なお、図3の構成は一例であり、本発明はこれに限定されることはない。A型、DC型等どのような形式のPPDPにも適用することができる。図3は、一般的な間接放電形式（AC型）の面放電型PPDPの一画素に対応する網線斜視図である。図3は、図2の面放電型PPDPの構成要素のうち、図2のPPDPの電極構造のPPDPを示している。

【0016】図3のPDP11は、一对の基板12と15が対向して配置されている。基板としては、ガラス基板、石英基板、シリコン基板等を使用することができる。基板12には、一对の表示電極（ササチノ電極）XとYが平行に形成され、表示電極XとYを覆うように基板12上に壁電極によって放電を維持する交流（A

(c) 駆動用の誘電体層13が形成され、更に誘電体層13上に放電保護層14が形成されている。誘電体層は、一般に低融点ガラスペーストを塗布・焼成することにより形成することができる。この放電保護層は、上記で説明したように酸化バナチウム層とアロンP状のダイヤモンド又はDLC層からなるか、或いはDLC層から

なる。

【0017】一方、基板15には、平面的に見て表示電極XとYに直交する位置に複数のストライプ状のアリ電極Aが形成され、該アリ電極Aを覆うように基板15上に誘電体層16が積層されている。ここでアリ電極は、Ag、Au、Al、Cu、Cr及びそれらの積層体（例えばCr/Cu/Cr）等から構成され、スパッタ法、蒸着法等の成膜法とエッチング法を組み合わせておることにより、所望本数、厚さ、幅及び間隔で形成

【0018】更に、隣接するアノード電極A間かつ該アノード電極Aと平行になるように複数のストライプ状の隔壁17が形成されている。隔壁17は、上記本発明のバターン形成方法により形成することができる。次い

て、隣接する隔壁17の側面及びアリス電極A上には、透光体層18が形成されている。本発明では基板15、アリス電極A、誘電体層16、隔壁17及び透光体層18が、上記基体に対応する。

【0019】次に、19は放電空間を示し、表示電極XとYの延伸方向に単位飛光領域（以下EU）毎に区画され、かつその間隙法が規定されている。なお、放電空間19には、所望の放電ガスが封入されている。PDP11は、図3のように1つの画素EGに対応する3つのEUのそれぞれにおいて、表示電極Yとトリス電極Aとの交差点に表示又は非表示を選択するための選択放電セルが規定されている。また、表示電極XとYの間に主放電セルが規定されている。

【0020】ここで、蛍光体層18は、面放電により生じるイオンによる衝撃を避けるために、表示電極XとY

いることが好ましい。ここで、グアイモンドは、電子親和力が $-0.7\text{ eV}$ 程度と、酸化グアイモンドと比べて低いため、それだけ電子を放出しやすい性質を有している。更に、グアイモンドが $\pi$ ラジカル状態であるため、その先端から更に電子が放出されやすくなり、駆動電圧をより低減することができる作用も有する。

【0011】アライメント状のダイヤモンドの形成方法としては、当該分野で公知の方法をいっても使用することができる。例えば、ECRマイクロ波プラズマCVD法、マイクロ波プラズマCVD法、熱プラズマCVD法、

D法等が挙げられる。これらのCVD法に使用する原料ガスとしては、メタン、アセチレン、プロセチン、メチル、エタノール、CO等の炭素原料ガスと水素ガスとの混合ガスが好ましい。更に、炭素原料ガス/水素ガス＝10%（体積比）以下、好ましくは0.05～3%と

【0012】一方、DLCは、アモルファス炭のカーボ 20  
 であるので、駆動電圧をより低減することができる。  
 モノトを使用すれば、更に電子を放出しやすくなること  
 である。この(111)配向のダイヤモンドを(111)  
 配向とすることができる。形成されるダイヤモンドを(111)  
 することにより、形成されるダイヤモンドを(111)

(6) Nov/Dec 1987の3287~3312にDLCの製造方法とそれを用いた真空管の製造方法が記載されている。このDLCは、高硬度、低摩擦係数、耐摩耗性、高光透過性、化学的安定性等の優れた特性をもつた、フラットシリコンのプラズマに蝕されることにより、フラットシリコンが電極として用いられる。また、DLC層中にはsp<sup>3</sup>結合の結晶が主成分

として含まれていることが好ましい。ここで、主成分とは、少なくとも50重量%以上を意味し、好ましくは60重量%以上を意味する。また、塗膜等の不純物を1重量%以下の割合で含んでもよい。

【0013】DLCの形成方法としては、当該分野で公知の方法をいずれも使用することができる。例えば、イオンビーム蒸着法等の蒸着法、DCマグネトロンスパッタ法等のスパッタ法、プラズマ源として熱プラズマ、RF、ECR電源等を使用したプラズマCVD法等が挙げられる。なお、DLC層上に、更にアライン状のダイヤモンドを形成してもよい。

【0014】次に、②の放電保護層について説明する  
(図2)。この場合、基体1上には酸化マグネシウム層  
の代わりにDLC層が放電保護層として形成される。

DLCL層の厚さ、製造方法等は、上記①の場合と同じ条件とすることができる。また、DLCL層上に、更にアイランド状のゲイムンドを形成してもよい。次に、本発明の放電保護層のフラット化のための適用例を以下に示す。以下では、フラット化のための適用例として、PDPを例として説明するが、これに限定さ

と反対側の基板15上の隔壁17間に設けられている。

この蛍光体層18は、一般に、主放電セルの面放電によ

り生じる真空紫外線を可視光に変換することによって発

光する。蛍光体層18で発光した光は、誘電体層13及

び基板12を透過して外部へ射出される。つまり、PD

P11では、基板12の外面が表示面Dとなる。

【0021】表示電極XとYは、蛍光体層18に対して

表示面D側に配置されるので、面放電を広範囲とし、か

つ表示光の遮光を最小限とするために、幅の広い透明導

電膜20とその導電性を補うための幅の狭い金属膜（パ

ス電極）21とから構成されている。透明導電膜は、例

えばITO（酸化インジウム+酸化スズ）やネサ（酸化

スズ）等の酸化金属から構成され、蒸着等の成膜法とエ

ッチング法を組み合わせて、所望の本数、厚

さ、幅及び間隔で形成することができる。一方、バス電

極は、Ag、Au、Al、Cu、Cr及びそれらの積層

体（例えばCr/Cu/Cr）等から構成され、スパッ

ク法、蒸着法等の成膜法とエッチング法を組み合わせる

ことにより、所望の本数、厚さ、幅及び間隔で形成するこ

とができる。

【0022】上記のようにPDP11は表示電極XとY

を覆い、放電を維持するための誘電体層13をもつ基板

12（表示隔壁）と、放電空間19を区画するための

隔壁17をもつ基板15（背面基板）の2枚の基板を貼

り合わせることににより構成されている。

【0023】

【実施例】

実施例1及び比較例1

まず、ガラス基板12上に一对の表示電極XとYを形成

した。表示電極XとYは、それぞれITOからなる透明

導電膜20とCr/Cu/Crの積層体からなる金属膜

21との積層体である。次いで、表示電極XとYが形成

されたガラス基板12上に50 $\mu$ mの低融点ガラスから

なる誘電体層13を積層した。更に、誘電体層上に酸化

マグネシウム層を積層した。

【0024】その後、DCスパッタ法によ

り酸化マグネシウム層上に20nmのDLC層を積層し

た。なお、DLC層の積層条件は、積層温度を室温、ス

パッタ用ターゲットをマグネシウムの焼結体、スパッタ

ガスとArガス、パワー密度を0.25W/cm<sup>2</sup>とし

た。このDLC層をラマン分光法で調べたところ、sp

：結合の結晶が約60重量%含まれていることが判っ

た。

【0025】上記方法により放電保護層14が、酸化マ

グネシウム層とDLC層の積層体からなるPDPの表示

隔壁板を形成することができた。次に、ガラス基板15

上にCr/Cu/Crの積層体からなるアトラス電極A

を形成した。次いで、アトラス電極Aが形成されたガラ

ス基板15上に50 $\mu$ mの低融点ガラスからなる誘電体層1

6を積層した。この誘電体層16上に隔壁材料層を積層

50

【0031】

子を放出できたためであると考えられる。

すいめ、より低い電圧でアトラス発光に必要な二次電

イオンプ自体が電子親和力小さく、電子を放出しや

電界が集中しやすいためであると考えられる。また、グ

のグイオンプの先端が鋭角になっており、この部分に

例1のPDPの駆動電圧が低減したのは、アトラス状

0.85倍の駆動電圧で動作させることができた。実施

動した場合、実施例1のPDPは比較例1のPDPの

<観察されなかった。実施例2と比較例1のPDPを堅

り洗浄してもアトラス状のグイオンプの脱落は、全

とが判った。また、基板を純水中に浸漬し、超音波によ

れておらず、グイオンプ成分のみで形成されているこ

ラマン分光法で調べたところ、アトラス成分が主

【0030】形成されたアトラス状のグイオンプを

室、35は基板、36は基板搬送機構を意味している。

経路、33はマグネシウムコイル、34はアトラス発生

中、参照番号31はマグネシウム、32は反応ガス導入

グイオンプは、図4に示す装置を使用して形成した。図4

cm<sup>2</sup>の密度を有していた。なお、アトラス状のグイ

が直径約1 $\mu$ m、高さ約0.5 $\mu$ mであり、10<sup>4</sup>個/

イクロ波アトラスCVD法により、個々のグイオンプ

【0029】アトラス状のグイオンプは、ECRマ

は、実施例1と同様にPDPを製造した。

グイオンプを酸化マグネシウム層上に形成すること以外

DLC層の代わり、以下の方法でアトラス状のグイ

実施例2

きた。

【0028】なお、DLC層を60nmとすること以外

は、実施例1と同様に形成したPDPでも、比較例

1のPDPの0.9倍の駆動電圧で動作させることがで

た。

【0027】実施例1と比較例1のPDPを駆動した場

合、実施例1のPDPは比較例1のPDPの0.9倍の

駆動電圧で動作させることができた。実施例1のPDP

の駆動電圧が低減したのは、DLC層が電子親和力小

さく、電子を放出しやすいため、より低い電圧でアト

ラス発光に必要な二次電子を放出できたためであると思

えられる。

【0026】表示電極XとYは、アトラス電極Aと直

交するように表示隔壁板と背面基板を貼り合わせ、放電

空間19に放電ガスを封入することにより図4に示す如

きPDP11を製造することができた。なお、比較例1

として、放電保護層としてDLC層を形成していない、

即ち酸化マグネシウム層のみのPDPも同時に製造し

た。

【0025】上記方法により放電保護層14が、酸化マ

グネシウム層とDLC層の積層体からなるPDPの表示

隔壁板を形成することができた。次に、ガラス基板15

上にCr/Cu/Crの積層体からなるアトラス電極A

を形成した。次いで、アトラス電極Aが形成されたガラ

ス基板15上に50 $\mu$ mの低融点ガラスからなる誘電体層1

6を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

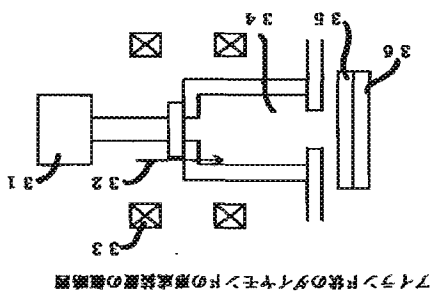
した。この誘電体層16上に隔壁材料層を積層した。この

誘電体層16上に隔壁材料層を積層した。この誘電体層16

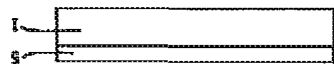
上に隔壁材料層を積層した。この誘電体層16上に隔壁材

料層を積層した。この誘電体層16上に隔壁材料層を積層

- 11 PDP  
12、15 基板  
13、16 誘電体層  
14 放電保護層  
17 隔壁  
18 蛍光体層  
19 放電空間  
20 透明導電膜  
21 金屬膜  
31 マネコロン  
32 反応ガス導入経路  
33 マネコロン  
34 プラズマ発生室  
35 基体  
36 基体搬送機構  
A プレス電極  
D 表示面  
X、Y 表示電極

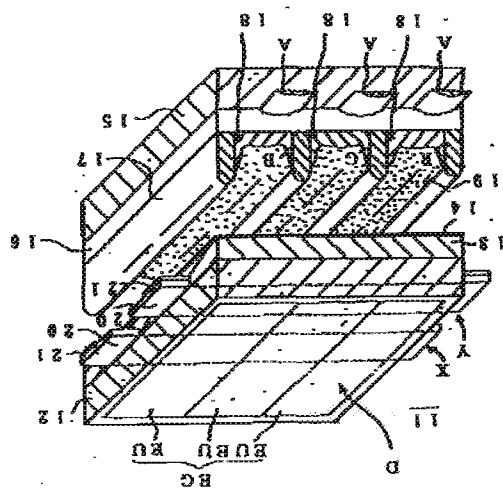


【図4】



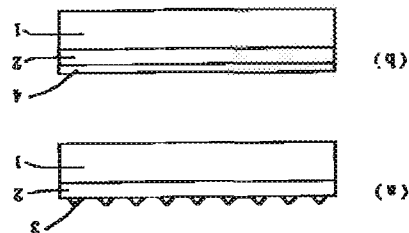
本発明のフラットディスプレイパネルの要部の側面断面図

【図2】



本発明のPDPの概略斜視図

【図3】



本発明のフラットディスプレイパネルの要部の側面断面図

【図1】

- 1 基体  
2 酸化マグネシウム層  
3 アイランP状のダイヤモンド  
4、5 DLC層  
【符号の説明】  
図である。  
【図4】アイランP状のダイヤモンドの形成装置の概略  
【図3】本発明のPDPの概略斜視図である。  
【図2】本発明のフラットディスプレイパネルの要部の  
側面断面図である。  
【図1】本発明のフラットディスプレイパネルの要部の  
側面断面図である。  
【図面の簡単な説明】  
本発明によれば、放電空間に接する側に  
DLC層又はアイランP状のダイヤモンドが形成されて  
いるため、駆動電圧を低減できると共に、放  
電保護層の経時劣化が抑制されたフラットディスプレイ  
パネルを提供することができる。

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to a flat display panel. In detail, this invention has sputtering-proof nature and relates to the flat display panel provided with the discharge protective layer with a good electron emission characteristic.

[0002]

[Description of the Prior Art] Although the plasma display panel is generally known as a flat display panel, generally this plasma display panel consists of components, such as the substrate of the couple which counters across discharge space, an electrode, a septum, a fluorescent substance layer, a dielectric layer, a discharge protective layer, and discharge gas. Here, in order to prevent degradation of the component of PDP(s), such as a dielectric layer by the ion bombardment at the time of discharge, and an electrode, the discharge protective layer is formed so that discharge space may be touched. Therefore, the construction material and membranous quality of a discharge protective layer are an element important on stabilization of a display, facilitating of a drive, reinforcement, etc.

[0003] Generally as construction material of a discharge protective layer, magnesium oxide is used. Magnesium oxide is a substance with strong sputtering-proof nature. And it is what is called a high gamma substance with a large (electron affinity is around 0.5 eV) secondary emission coefficient. Therefore, when magnesium oxide is used for a discharge protective layer, firing potential falls, the tolerance level of driver voltage spreads, and a drive becomes easy.

[0004]

[Problem to be solved by the invention] However, since power consumption increased as enlargement and highly-minute-izing of the display surface progressed, development of the low discharge protective layer of driver voltage with a larger (electron affinity is small) electron

emission coefficient than magnesium oxide was desired. In order to realize the further prolonged display, development of the discharge protective layer which can control degradation with the passage of time was desired.

[0005]

[Means for solving problem]In the panel structure which is provided with a discharge electrode and the discharge protective layer which insulates and protects it from discharge space in this way according to this invention, A flat display panel, wherein said discharge protective layer is the composition which consists of a magnesium oxide layer and a diamond like carbon layer island formed on it, or consists of a magnesium oxide layer and a diamond like carbon layer formed on it is provided.

[0006]According to this invention, a flat display panel provided with the discharge protective layer which consists of a diamond like carbon layer for insulating and protecting a discharge electrode from discharge space is provided.

[0007]

[Mode for carrying out the invention]This invention is applicable to a plasma display panel (henceforth, PDP), plasma address liquid crystal, etc. Among this, applying to PDP is preferred. the base substance which could choose suitably the base substance used for this invention according to the use field of a base substance, for example, formed the structure of the request of an electrode, an insulator layer, a dielectric layer, etc. on substrates, such as a silicon substrate, a quartz substrate, and a glass substrate, and these substrates is contained.

[0008]Next, a discharge protective layer is formed in the surface of the base substance by the side of discharge space. For example, in plane discharge type PDP, the surface of the base substance by the side of discharge space means the dielectric layer of the display side base substance. In this invention, a discharge protective layer consists of a \*\* magnesium oxide layer and a diamond of the shape of an island formed on it, consists of a magnesium oxide layer and a diamond like carbon (following DLC) layer formed on it, or consists of a \*\* DLC layer.

[0009]First, the discharge protective layer of \*\* is explained (drawing 1 (a) and (b)). In this case, the magnesium oxide layer 2 is laminated on the base substance 1. The formation method in particular of a magnesium oxide layer is not limited, but each publicly known method, such as a CVD method and vacuum deposition, can be used for it. As for the thickness of a magnesium oxide layer, it is preferred that it is the range of 0.05-100 micrometers. As for a magnesium oxide layer, it is preferred to have a phase center cubic type crystal structure.

[0010]Next, on a magnesium oxide layer, island-like the diamond 3 (drawing 1 (a)) or DLC layer 4 (drawing 1 (b)) is formed. first -- as for each form of an island-like diamond, it is preferred that they are 0.01-100 micrometers in height and 0.01-100 micrometers in diameter -



- this diamond --  $10^{-10}$  -- it is preferred to do a  $4 \cdot 10^{12}$  individual /  $\text{cm}^2$  existence of. Here, a diamond has the character in which electron affinity is so apt to emit electrons since it is low about -0.7eV and compared with magnesium oxide. Since a diamond is an island-like, electrons become is further easy to be emitted from the tip, and it also has an operation which can reduce driver voltage more.

[0011] As a formation method of an island-like diamond, each publicly known method can be used in the field concerned. For example, an ECR microwave plasma CVD method, a microwave plasma CVD method, a hot filament CVD method, etc. are mentioned. As material gas used for these CVD methods, the mixed gas of carbon raw material gas, such as methane, acetylene, acetone, methanol, ethanol, and CO, and hydrogen gas is preferred. The diamond formed can be made into orientation (111) by considering it as 0.05 to 3% preferably carbon raw material gas / hydrogen gas = below 10% (volume ratio). If the diamond of this (111) orientation is used, and also since electrons can be made easy to emit, driver voltage can be reduced more.

[0012] On the other hand, it is also called amorphous-like carbon, for example, DLC is J.Vac.Sci.Technol.A 5. Using the manufacturing method of DLC and it for 3287-3312 of (6) and Nov/Dec 1987 as a protective layer of a magnetic recording medium is indicated. Since this DLC has the outstanding characteristics, such as higher hardness, low friction nature, abrasion resistance, the Takamitsu permeability, and chemical stability, it can prevent a flat display panel carrying out degradation with the passage of time by installing in the discharge space side exposed to the plasma of a flat display panel. As for the thickness of a DLC layer, it is preferred that it is 0.001-10 micrometers. It is preferred that the crystal of  $\text{sp}^3$  combination is included as the main ingredients in a DLC layer. Here, the main ingredients mean at least 50 weight % or more, and mean 60 weight % or more preferably. Impurities, such as nitrogen, may be included at 1 or less weight % of a rate.

[0013] As a formation method of DLC, each publicly known method can be used in the field concerned. For example, sputtering methods, such as vacuum deposition, such as an ion-beam-deposition method, and the DC magnetron sputtering method, the plasma CVD method which uses a hot filament, RF, an ECR power supply, etc. as a plasma source, etc. are mentioned. An island-like diamond may be further formed on a DLC layer. [0014] Next, the discharge protective layer of \*\* is explained (drawing 2). In this case, on the base substance 1, DLC layer 5 is formed as a discharge protective layer instead of a magnesium oxide layer. The thickness of a DLC layer, a manufacturing method, etc. can be made into the same conditions as the case of the above-mentioned \*\*. An island-like diamond may be further formed on a DLC layer. Next, the example of application to the flat-panel display of the discharge protective layer of this invention is shown below. Below, although PDP is explained as an example as a flat-panel display, it is not limited to this.

[0015] Drawing 3 is a figure showing an example of PDP which can use this invention conveniently. The composition of drawing 3 is an example and this invention can be applied to PDP of any forms, such as AC type, DC type, etc. which are not limited to this. Drawing 3 is an outline perspective view corresponding to the stroke matter of plane discharge type PDP of a general indirect discharge form (AC type), according to the classification by the arrangement forms of a fluorescent substance layer, belongs to a reflection type and shows PDP of 3

electrode structures.

[0016] The substrates 12 and 15 of a couple counter and PDP11 of drawing 3 is arranged. As a substrate, a glass substrate, a quartz substrate, a silicon substrate, etc. can be used. The display electrodes (sustaining electrode) X and Y of a couple are formed in the substrate 12 in parallel, the dielectric layer 13 for an exchange (AC) drive which maintains discharge by a wall electrode is formed on the substrate 12 so that the display electrode X and Y may be covered, and also the discharge protective layer 14 is formed on the dielectric layer 13. A dielectric layer can be formed by generally applying and calcinating low melting point glass paste. As

explained above, this discharge protective layer consists of the diamond or DLC layer of a

magnesium oxide layer and the shape of an island, or consists of DLC layers.

[0017] Address electrode A of two or more stripe shape is formed in the position which sees superficially to the substrate 15 and intersects perpendicularly with the display electrode X and Y on the other hand, and the dielectric layer 16 is laminated on the substrate 15 so that this address electrode A may be covered. An address electrode can be formed at intervals of a

desired number, thickness, and width here by comprising Ag, Au, aluminum, Cu, Cr(s), those layered products (for example, Cr/Cu/Cr), etc., and combining the forming-membranes method and etching methods, such as a sputtering method and vacuum deposition.

[0018] The septum 17 of two or more stripe shape is formed so that it may become parallel to between [ the adjoining address electrodes A ] and this address electrode A. The septum 17 can be formed with the pattern formation method of above-mentioned this invention.

Subsequently, the fluorescent substance layer 18 is formed on the side of the adjoining septum 17, and address electrode A. In this invention, the substrate 15, address electrode A, the dielectric layer 16, the septum 17, and the fluorescent substance layer 18 correspond to the above-mentioned base substance.

[0019] Next, 19 shows discharge space, and is divided in the extension direction of the display electrode X and Y at every unit luminous region (henceforth, EU), and the gap size is specified. Desired discharge gas is enclosed with the discharge space 19. The selection-discharges cell for PDP11 to choose a display or un-displaying as the intersection of the display electrode Y and address electrode A in three each of EU corresponding to the one pixel EG like drawing 3 is decided. The main stroke cell is decided between the display electrode X and Y.

[0020] Here, the fluorescent substance layer 18 is formed between the septa 17 on the substrate 15 of the display electrode X, Y, and an opposite hand, in order to avoid the shock by the ion produced by plane discharge. This fluorescent substance layer 18 emits light by generally changing into visible light the vacuum ultraviolet rays produced by the plane discharge of a main stroke cell. The light which emitted light by the fluorescent substance layer 18 penetrates the dielectric layer 13 and the substrate 12, and is ejected outside. That is, in PDP11, the outside surface of the substrate 12 turns into the display surface D.

[0021] The display electrode X and Y comprise the metal membrane 21 with narrow width for compensating the wide transparent conducting film 20 and its conductivity (bus electrode), in order to make plane discharge wide range and to make protection from light of display light into the minimum, since it is arranged to the fluorescent substance layer 18 at the display surface D side. A transparent conducting film can be formed at intervals of a desired number, thickness, and width by comprising metal oxide, such as ITO (indium oxide + tin oxide) and Nesa (tin oxide), for example, and combining the forming-membranes method and etching methods, such as vacuum evaporation. On the other hand, a bus electrode can be formed at intervals of a desired number, thickness, and width by comprising Ag, Au, aluminum, Cu, Cr(s), those layered products (for example, Cr/Cu/Cr), etc., and combining the forming-membranes method and etching methods, such as a sputtering method and vacuum deposition.

[0022] As mentioned above, PDP11 covers the display electrode X and Y and is constituted by pasting together two substrates, the substrate 12 (display side board) with the dielectric layer 13 for maintaining discharge, and the substrate 15 (back substrate) with the septum 17 for dividing the discharge space 19.

[0023]

[Working example]

Embodiment 1 and the comparative example 1 -- the display electrode X of a couple and Y were first formed on the glass substrate 12. The display electrode X and Y are layered products with the metal membrane 21 which consists of a layered product of the transparent conducting film 20 which consists of ITO(s), respectively, and Cr/Cu/Cr. Subsequently, the dielectric layer 13 which consists of 50-micrometer low melting glass on the display electrode X and the glass substrate 12 in which Y was formed was laminated. The magnesium oxide layer was laminated on the dielectric layer.

[0024] Then, a 20-nm DLC layer was laminated on the magnesium oxide layer by the DC magnetron sputtering method. The lamination conditions of the DLC layer made the sintered compact of graphite, and sputtering gas Ar gas, and made [ lamination temperature ] power density 0.25W/cm<sup>2</sup> for the room temperature and the target for sputterings. When this DLC layer was investigated by Raman spectroscopy, it turned out that the crystal of sp<sup>3</sup> combination is included about 60weight %.

[0025] The display side board of PDP which the discharge protective layer 14 becomes from the layered product of a magnesium oxide layer and a DLC layer with a described method was able to be formed. Next, address electrode A which consists of a layered product of Cr/Cu/Cr was formed on the glass substrate 15. Subsequently, the dielectric layer 16 which consists of 50-micrometer low melting glass on the glass substrate in which address electrode A was formed was laminated. After laminating the bulkhead material layer and patterning by the sandblasting method on this dielectric layer 16, it was made to harden by performing heat treatment, and the septum 17 was formed. Subsequently, the back substrate was able to be formed by forming the fluorescent substance layer 18 on the dielectric layer 16 between the side attachment wall of the septum 17, and a septum.

[0026] The display side board and the back substrate were able to be pasted together so that the display electrode X, Y, and address electrode A might intersect perpendicularly, and \*\*\*\* PDP11 shown in drawing 4 was able to be manufactured by enclosing discharge gas with the discharge space 19. As the comparative example 1, the DLC layer was not formed as a simultaneously.

[0027] When PDP of Embodiment 1 and the comparative example 1 was driven, PDP of Embodiment 1 was able to be operated by 0.9 time as much driver voltage as PDP of the comparative example 1 except as PDP of the comparative example 1 except a DLC layer being 60 nm. Instead of the embodiment 2DLC layer, PDP was manufactured like Embodiment 1 except forming an island-like diamond on a magnesium oxide layer by the following methods.

[0029] Each diamonds of an island-like diamond are about 1 micrometer in diameter, and about 0.5 micrometer in height by an ECR microwave plasma CVD method. It had the density of a  $10^8$  individual /  $\text{cm}^2$ .

An island-like diamond was formed using equipment shown in drawing 4, the inside of drawing 4, and the reference number 31 -- a magnetron and 32, as for a reactant gas introductory route and 33, a magnetic coil and 34 mean a plasma generating chamber, 35 means a base substance, and 36 means a base substance conveyor style.

[0030] When a diamond of the shape of a formed island was investigated by Raman spectroscopy, an amorphous ingredient was not contained but it turned out that it is formed only of a diamond ingredient. A substrate was immersed into pure water, and even if an ultrasonic wave washed, omission of an island-like diamond were not observed at all. When

PDP of Embodiment 2 and the comparative example 1 was driven, PDP of Embodiment 1 was able to be operated by 0.85 time as much driver voltage as PDP of the comparative example 1. A tip of an island-like diamond of driver voltage of PDP of Embodiment 1 is having decreased an acute angle.

It is thought that it is easy to concentrate electric field on this portion. In order that the diamond itself may have small electron affinity and it may tend to emit electrons, it is thought that it is because a secondary electron required for plasma emission on lower voltage was emitted.

[0031]

[Effect of the Invention]According to this invention, since the diamond of a DLC layer or the shape of an island is formed in the side which touches discharge space, driver voltage can be reduced, and the flat display panel in which degradation of the discharge protective layer with the passage of time was controlled can be provided.

[Translation done.]